

	Fonctions électroniques
	Les oscillateurs électroniques <i>Du circuit LC au quartz</i>

1. Introduction : rôle de l'oscillateur

Un oscillateur est un système autonome qui produit un signal périodique sans signal d'entrée. Il fournit la référence temporelle de tout système numérique : horloge des microcontrôleurs et microprocesseurs, cadencement des bus (UART, SPI, I2C, USB, CAN), horloges temps réel (RTC), synthèse de fréquence (PLL) et porteuses en radiofréquence.

Grandeurs caractéristiques : fréquence nominale f_0 , précision (ppm), stabilité en température et vieillissement, bruit de phase / gigue (jitter), temps de démarrage, consommation.

On distingue les oscillateurs **quasi-sinusoïdaux** (LC, quartz, RC à pont de Wien) et les oscillateurs **de relaxation** (astables, NE555, oscillateurs RC internes). Ce document traite des premiers.

2. Approche automatique : la boucle de réaction

2.1 Schéma bloc

Un amplificateur de transmittance $A(j\omega)$ est bouclé par un réseau de réaction $\beta(j\omega)$, en réaction positive. La fonction de transfert en boucle fermée est :

$$H(j\omega) = \frac{A(j\omega)}{1 - A(j\omega)\beta(j\omega)}$$

Si le dénominateur s'annule à une pulsation ω_0 , la sortie existe sans entrée : le système oscille.

2.2 Critère de Barkhausen

$$|A\beta| = 1 \quad (\text{condition de module})$$

$$\arg(A\beta) = 0 [2\pi] \quad (\text{condition de phase})$$

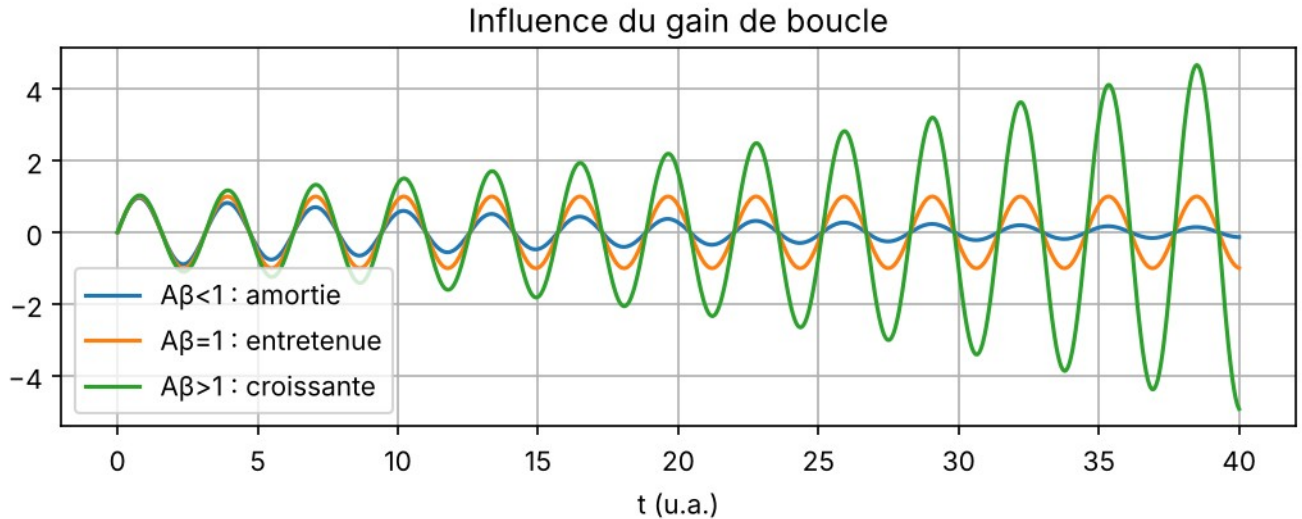
La condition de phase fixe la **fréquence** ; la condition de module fixe l'**entretien** de l'amplitude.

$$H(p) = \frac{K \omega_0^2}{p^2 + 2m\omega_0 p + \omega_0^2}$$

2.3 Lecture en termes de pôles

Les pôles valent $p_{1,2} = -m\omega_0 \pm j\omega_0\sqrt{1-m^2}$; la réponse libre est en $e^{-m\omega_0 t} s(\omega_p t)$:

- $m > 0$ ($|A\beta| < 1$) : pôles à partie réelle négative, oscillation amortie ;
- $m = 0$ ($|A\beta| = 1$) : pôles sur l'axe imaginaire, oscillation entretenue ;
- $m < 0$ ($|A\beta| > 1$) : pôles à partie réelle positive, oscillation croissante.



Évolution du signal selon le gain de boucle

2.4 Démarrage et stabilisation de l'amplitude

On choisit un gain de démarrage $|A\beta|$ de 2 à 5 : le bruit thermique est amplifié sélectivement à f_0 . L'amplitude croît jusqu'à ce qu'une **non-linéarité** (saturation du transistor, limitation de l'inverseur CMOS, CAG) ramène le gain moyen à 1 (méthode du premier harmonique).

3. Le circuit résonant LC / RLC

$$Y(j\omega) = jC\omega + \frac{1}{jL\omega} = j\left(C\omega - \frac{1}{L\omega}\right)$$

3.1 LC parallèle idéal

$$\omega_0 = \frac{1}{\sqrt{LC}} \quad f_0 = \frac{1}{2\pi\sqrt{LC}}$$

L'admittance s'annule (impédance infinie) pour :

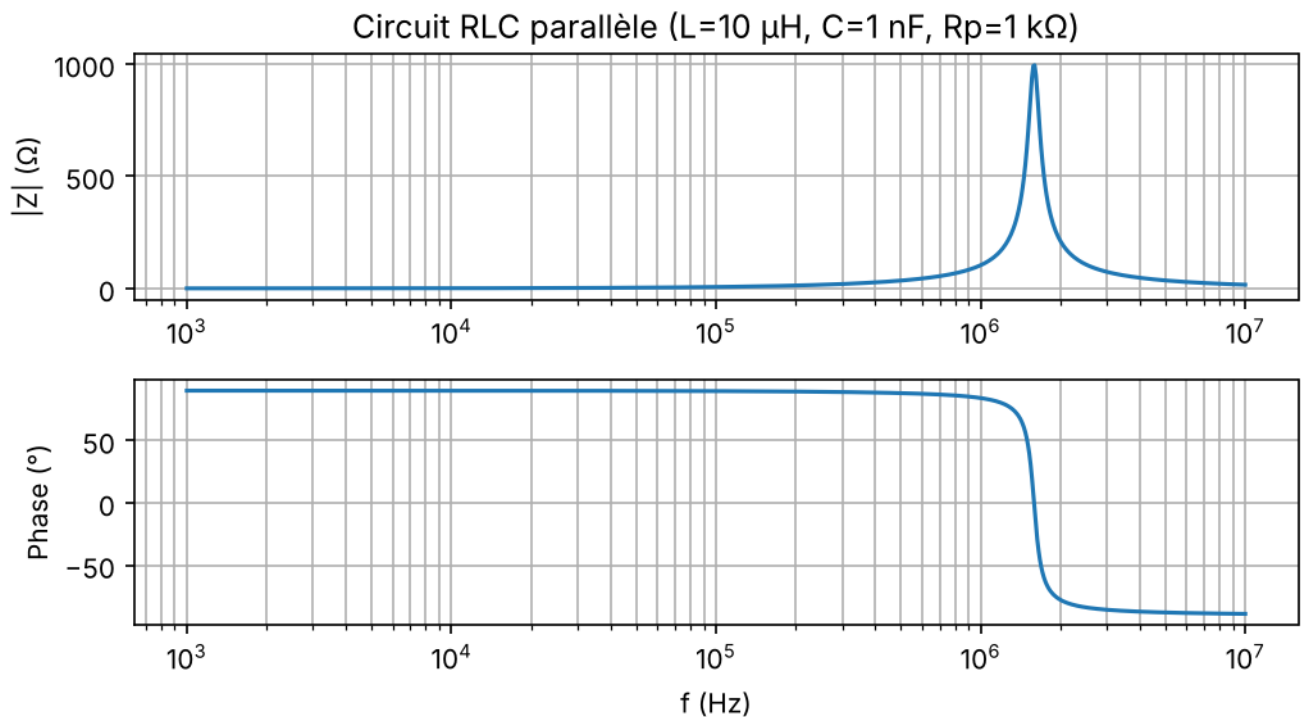
L'énergie s'échange entre le condensateur ($\frac{1}{2}C V^2$) et la bobine ($\frac{1}{2}L I^2$) ; l'équation différentielle est $\ddot{v} + \omega_0^2 v = 0$.

3.2 Circuit RLC parallèle réel

$$Z(j\omega) = \frac{R_p}{1 + jQ\left(\frac{\omega}{\omega_0} - \frac{\omega_0}{\omega}\right)} \quad Q = R_p \sqrt{\frac{C}{L}} = R_p C \omega_0$$

Les pertes sont modélisées par une résistance parallèle R_p :

À ω_0 , $Z = R_p$ (réel, phase nulle). Bande passante à -3 dB : $\Delta f = f_0/Q$. La résistance série r de la bobine se ramène en parallèle par $R_p \approx Q_L^2 r$ avec $Q_L = L \omega_0 / r$.



Impédance d'un circuit RLC parallèle

Point particulier : autour de f_0 , la pente de phase vaut $d\varphi/d\omega = -2Q/\omega_0$. Plus Q est grand, moins une perturbation de phase dans la boucle déplace la fréquence : **la stabilité de fréquence croît avec Q** .

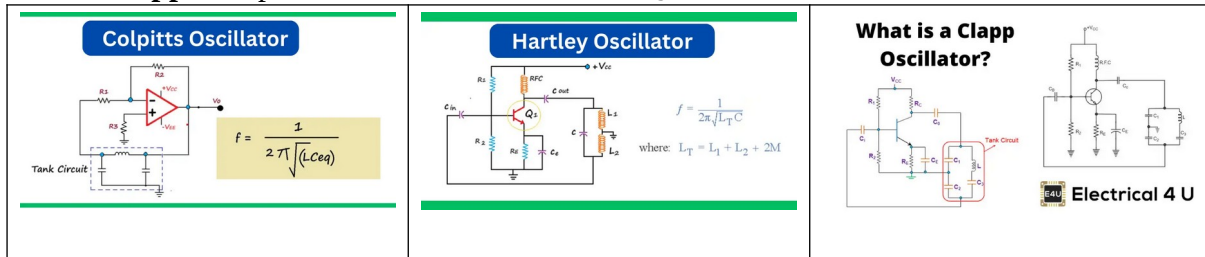
3.3 Entretien : résistance négative

L'amplificateur peut être vu comme une résistance négative qui compense les pertes. Dans le modèle série, l'oscillation démarre si $|R_{neg}| > R_s$, avec une marge recommandée de 3 à 5.

3.4 Topologies classiques

- **Colpitts** : L et un diviseur capacitif C_1, C_2 : $f_0 = \frac{1}{2\pi\sqrt{LC_{eq}}}$ avec $C_{eq} = \frac{C_1 C_2}{C_1 + C_2}$; condition de gain $g_m R \geq C_2 / C_1$.

- **Hartley** : diviseur inductif : $f_0 = \frac{1}{2\pi\sqrt{(L_1+L_2+2M)C}}$.
- **Clapp** : Colpitts avec condensateur série C_3 , meilleure stabilité.



3.5 L'oscillateur de Pierce des microcontrôleurs

Structure intégrée dans quasiment tous les μC (STM32, AVR, PIC, ESP32) et μP , dérivée du Colpitts :

- l'amplificateur est un **inverseur CMOS** polarisé en zone linéaire par une résistance R_F ($\approx 1 \text{ M}\Omega$, souvent interne) entre OSC_IN et OSC_OUT : il apporte 180° ;
- le réseau en π formé de C_{L1} , du résonateur (qui se comporte comme une inductance) et de C_{L2} apporte les 180° restants ;
- une résistance série R_{ext} peut limiter le niveau d'excitation.

Transconductance critique (note d'application ST AN2867) :

$$g_{m,crit} = 4 E S R (2\pi f)^2 (C_0 + C_L)^2$$

On vérifie une marge de gain $g_m/g_{m,crit} > 5$.

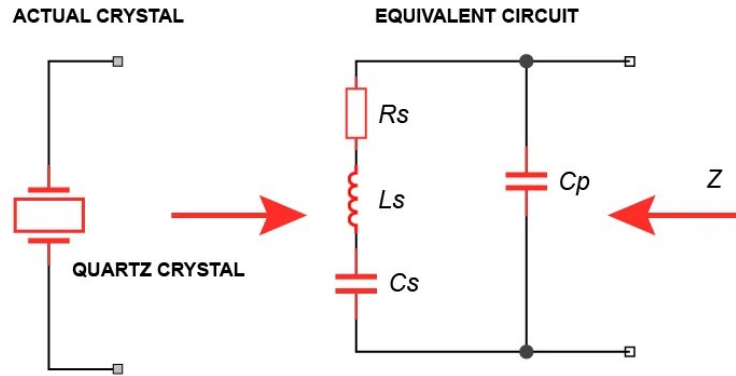
4. Le quartz

4.1 Principe piézoélectrique

Une lame de quartz (SiO_2) taillée selon une orientation cristalline (coupe AT pour les MHz, diapason pour 32,768 kHz) se déforme sous un champ électrique et, réciproquement, génère une tension sous contrainte. Sa résonance mécanique, très stable, se traduit électriquement par un circuit à très fort facteur de qualité.

4.2 Modèle équivalent (Butterworth–Van Dyke)

Une branche **motionnelle** série R_s, L_s, C_s (pertes, masse, élasticité) est placée en parallèle avec la capacité C_0 des électrodes et du boîtier. Valeurs retenues : $L_s = 10 \text{ mH}$, $C_s = 20 \text{ fF}$, $R_s = 20 \text{ }\Omega$, $C_0 = 5 \text{ pF}$.



4.3 Équations

$$Z(j\omega) = \frac{1}{j\omega C_0} \cdot \frac{1 - \omega^2 L_s C_s}{1 - \omega^2 L_s \frac{C_s C_0}{C_s + C_0}}$$

En négligeant R_s :

$$f_s = \frac{1}{2\pi \sqrt{L_s C_s}}$$

Résonance série (impédance minimale, $Z = R_s$) :

$$f_p = \frac{1}{2\pi \sqrt{L_s \frac{C_s C_0}{C_s + C_0}}} = f_s \sqrt{1 + \frac{C_s}{C_0}} \approx f_s \left(1 + \frac{C_s}{2C_0} \right)$$

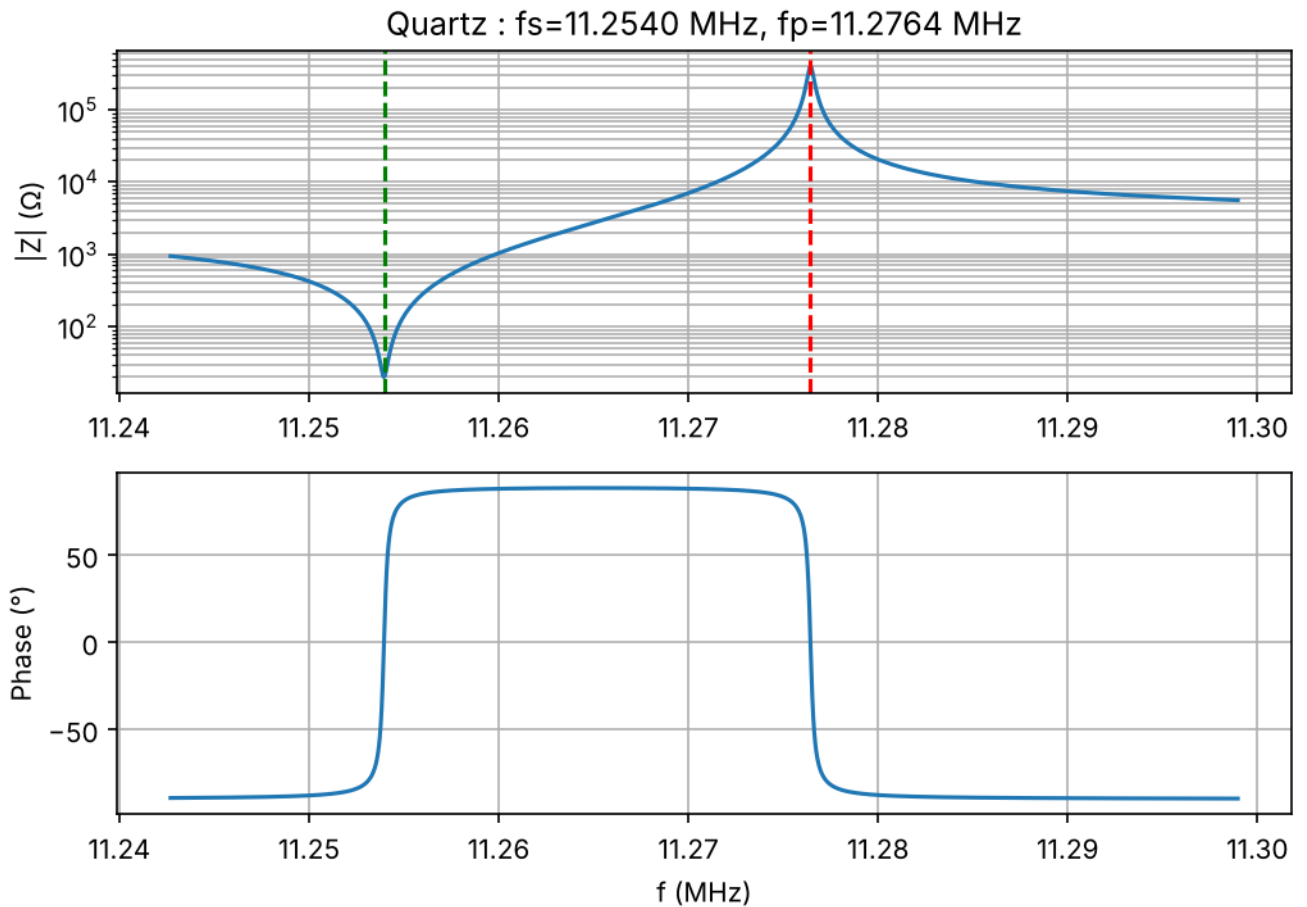
Antirésonance (résonance parallèle) :

$$Q = \frac{1}{R_s} \sqrt{\frac{L_s}{C_s}}$$

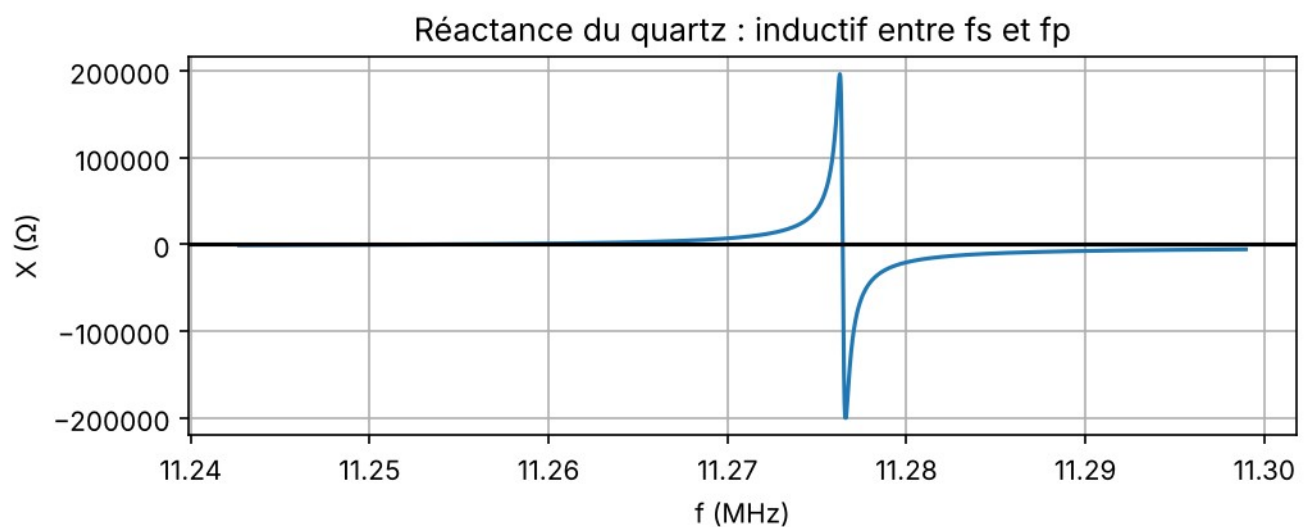
Écart relatif : $\frac{f_p - f_s}{f_s} \approx \frac{C_s}{2C_0}$, ici 0,2 %. Facteur de qualité :

Application numérique : $f_s = 11.2540$ MHz, $f_p = 11.2764$ MHz, $Q \approx 35\,355$, contre 50 à 200 pour un LC discret.

4.4 Courbes d'impédance et de réactance



Module et phase de l'impédance du quartz



Réactance du quartz

Points particuliers :

- en dessous de f_s et au-dessus de f_p : comportement **capacitif** ;
- entre f_s et f_p : comportement **inductif**, zone étroite exploitée par l'oscillateur de Pierce ;
- à f_s : impédance minimale, réelle, égale à R_s (oscillateur série) ;
- à f_p : impédance maximale.

4.5 Fréquence série ou fréquence parallèle ?

Le point de fonctionnement dépend de la phase que le quartz doit apporter pour satisfaire la condition de Barkhausen :

- **Oscillateur série** : le quartz est placé en série dans la boucle et doit transmettre le signal sans le déphaser. Il oscille à f_s , où il se réduit à R_s et agit comme un filtre très sélectif.
- **Oscillateur parallèle (Pierce)** : l'inverseur apporte déjà 180° ; le réseau en π doit apporter les 180° restants, ce qui exige que le quartz soit **inductif**. Il oscille donc entre f_s et f_p , à la fréquence f_L fixée par la capacité de charge. On parle de fréquence « parallèle » par abus de langage : ce n'est pas f_p , mais f_L , légèrement au-dessus de f_s .

C'est pourquoi un quartz se commande « série » ou « pour une capacité de charge C_L donnée ». Un quartz série monté dans un Pierce oscille quelques centaines de ppm trop haut.

$$f_L = f_s \left(1 + \frac{C_s}{2(C_0 + C_L)} \right) \quad S = \frac{\partial f / f}{\partial C_L} = - \frac{C_s}{2(C_0 + C_L)^2}$$

4.6 Capacité de charge et pulling

Avec les valeurs du §4.2 ($C_s = 20$ fF, $C_0 + C_L = 17$ pF), on obtient environ -35 ppm/pF ; pour des quartz courants (C_s de 5 à 10 fF), elle est plutôt de -10 à -20 ppm/pF.

Dans un Pierce, $C_L = \frac{C_{L1}C_{L2}}{C_{L1} + C_{L2}} + C_{stray}$, d'où $C_{L1} = C_{L2} = 2(C_L - C_{stray})$ avec $C_{stray} \approx 2$ à 5 pF.

Exemple : $C_L = 12$ pF, $C_{stray} = 4$ pF, donc $C_{L1} = C_{L2} = 16$ pF.

$$DL = ESR \cdot I_{q,rms}^2 \quad ESR = R_s \left(1 + \frac{C_0}{C_L} \right)^2$$

4.7 Puissance d'excitation (drive level)

À maintenir sous la valeur constructeur ($100 \mu W$ à 1 mW en coupe AT, quelques μW pour un 32,768 kHz), sous peine de vieillissement accéléré voire de rupture.

4.8 Stabilité en température

Coupe AT : courbe cubique, ± 10 à ± 50 ppm sur $-40/+85$ °C. Diapason 32,768 kHz : parabole

$\Delta f/f = -0,034 \text{ ppm}/^\circ\text{C}^2 (T - 25)^2$. Solutions améliorées : TCXO (compensé), OCXO (thermostaté, $\sim 0,01 \text{ ppm}$).

4.9 Pourquoi ces fréquences « bizarres » ? Deux cas historiques

Le quartz horloger à 32,768 kHz

$$32\,768 \text{ Hz} = 2^{15} \text{ Hz}$$

Un simple compteur binaire de 15 bascules divise cette fréquence par 2^{15} et fournit exactement **1 Hz**, la seconde. Ce choix date des premières montres à quartz (Seiko Astron, [1969](#)) et des montres électroniques des années 1970. Une puissance de 2 permet un diviseur minimal en logique, donc très peu de transistors. La fréquence assez basse limite aussi la consommation CMOS, proportionnelle à f , tandis que la valeur reste assez haute pour un résonateur en diapason miniature, hors du domaine audible. On retrouve cette fréquence dans toutes les RTC (horloges temps réel) des microcontrôleurs, des PC et des téléphones, ainsi que dans les modes veille basse consommation (LSE des STM32).

Les quartz « baud rate » : 1,8432 MHz et multiples

$$1,8432 \text{ MHz} = 16 \times 115\,200 = 2^{13} \times 3^2 \times 5^2$$

Les UART historiques (Intel 8250, puis 16550 des ports COM des PC) suréchantillonnent chaque bit **16 fois**. Une horloge de 1,8432 MHz permet donc de générer tous les débits normalisés (300, 1200, 2400, 9600, 19 200, 38 400, 115 200 bauds) par une division **entière**,

$$\text{diviseur} = \frac{1\,843\,200}{16 \times \text{débit}} \quad \text{ex. : } 9600 \text{ bauds} \Rightarrow 12$$

avec une erreur de débit nulle :

D'où la série 1,8432 / 3,6864 / 7,3728 / 11,0592 / 14,7456 / 18,432 MHz, toujours utilisée sur les AVR et les 8051 (11,0592 MHz) quand on veut un UART parfaitement juste. À l'inverse, avec un quartz « rond » de 16 MHz, 115 200 bauds donne une erreur d'environ 2 à 3,5 % selon le mode, tolérable mais à la limite.

5. Du quartz au processeur : les horloges d'un PC moderne

5.1 Architecture d'horloge d'une carte mère

Même sur un PC de jeu moderne, la référence de temps reste un quartz, mais il ne cadence plus directement le processeur :

- un **quartz de référence** d'environ 24 à 25 MHz (selon le chipset), associé à un générateur d'horloge intégré au chipset ou externe ;
- une **horloge de base BCLK** de 100 MHz, produite par PLL à partir de ce quartz et distribuée au processeur, au bus PCIe et à la mémoire ;
- des **PLL internes au processeur**, qui multiplient le BCLK pour chaque cœur : $f_{\text{cœur}} = N \times \text{BCLK}$, par exemple $50 \times 100 \text{ MHz} = 5 \text{ GHz}$. C'est ce coefficient N qu'on modifie en overclocking, et que le processeur ajuste dynamiquement selon la charge (modes turbo et économie d'énergie) ;
- le **quartz 32,768 kHz de la RTC**, alimenté par la pile bouton, qui maintient l'heure machine éteinte ;
- des quartz annexes pour l'Ethernet, l'audio ou le Wi-Fi.

Le quartz apporte la stabilité, la PLL apporte la fréquence.

5.2 Principe de la PLL (boucle à verrouillage de phase)

Une PLL est un **asservissement de phase**. Elle comporte :

- un **comparateur de phase** (PFD), qui compare la phase de la référence f_{ref} (quartz) à celle du signal ramené ;
- un **filtre de boucle** (passe-bas), qui transforme l'erreur en tension de commande ;
- un **VCO** (oscillateur commandé en tension, souvent un oscillateur LC ou en anneau), dont la fréquence $f_{\text{out}} = K_{\text{VCO}} V_c$ varie avec la tension ;
- un **diviseur par N** dans la chaîne de retour.

Le VCO fournit f_{out} ; le diviseur ramène f_{out}/N au comparateur. Le système corrige le VCO

$$\frac{f_{\text{out}}}{N} = f_{\text{ref}} \Rightarrow f_{\text{out}} = N f_{\text{ref}}$$

jusqu'à annuler l'écart de phase, d'où à l'équilibre :

Vue de l'automaticien, c'est une boucle fermée dont le VCO se comporte comme un **intégrateur** (la phase est l'intégrale de la fréquence), $\theta_{\text{out}}(p) = K_{\text{VCO}} V_c(p)/p$, ce qui garantit une erreur de phase statique nulle. Le filtre de boucle règle la bande passante et la marge de phase, donc le compromis entre rapidité de verrouillage et filtrage du bruit de phase. Avec un diviseur fractionnaire (PLL fractional-N), N peut même être non entier.

La PLL hérite ainsi de la **précision et de la stabilité du quartz** tout en délivrant une fréquence beaucoup plus élevée. C'est le même principe que dans un STM32, où un quartz HSE de 8 MHz fournit 72 ou 168 MHz au cœur.

6. Exercices

1. Calculer f_0 , Q et Δf d'un RLC parallèle : $L = 10 \text{ } \mu\text{H}$, $C = 1 \text{ nF}$, $R_p = 1 \text{ k}\Omega$.
2. Pour le quartz du §4, calculer f_L avec $C_L = 12 \text{ pF}$ et le décalage en ppm par rapport à f_s .
3. Dimensionner C_{L1} et C_{L2} pour un STM32 avec un quartz 8 MHz, $C_L = 10 \text{ pF}$, $C_{\text{stray}} = 3 \text{ pF}$; vérifier la marge de gain avec $g_m = 5 \text{ mA/V}$, $\text{ESR} = 80 \text{ } \Omega$, $C_0 = 3 \text{ pF}$.

8. Corrigés

$$f_0 = \frac{1}{2\pi\sqrt{LC}} = \frac{1}{2\pi\sqrt{10^{-5} \times 10^{-9}}} = \frac{1}{2\pi \times 10^{-7}} \approx 1,592 \text{ MHz}$$

Exercice 1

$$Q = R_p \sqrt{\frac{C}{L}} = 1000 \sqrt{\frac{10^{-9}}{10^{-5}}} = 1000 \times 10^{-2} = 10$$

$$\Delta f = \frac{f_0}{Q} \approx 159 \text{ kHz}$$

Un Q de 10 est faible : la fréquence d'un tel oscillateur sera peu stable, ce qui justifie l'usage du quartz.

$$f_s = \frac{1}{2\pi\sqrt{10^{-2} \times 2 \cdot 10^{-14}}} \approx 11.2540 \text{ MHz}$$

Exercice 2

$$\frac{f_L - f_s}{f_s} = \frac{C_s}{2(C_0 + C_L)} = \frac{20 \cdot 10^{-15}}{2 \times 17 \cdot 10^{-12}} \approx 588 \text{ ppm}$$

$$f_L \approx 11.2606 \text{ MHz}$$

Le décalage est d'environ 6,6 kHz : la fréquence de charge se situe bien entre f_s et f_p , dans la zone inductive du quartz.

Exercice 3

Dimensionnement des capacités :

$$C_{L1} = C_{L2} = 2(C_L - C_{stray}) = 2(10 - 3) = 14 \text{ pF}$$

Transconductance critique :

$$g_{m,crit} = 4 \times 80 \times (2\pi \times 8 \cdot 10^6)^2 \times (13 \cdot 10^{-12})^2 \approx 0,137 \text{ mA/V}$$

$$\frac{g_m}{g_{m,crit}} = \frac{5}{0,137} \approx 37$$

Marge de gain :

La marge est largement supérieure à 5 : le démarrage de l'oscillateur est assuré. On choisira la valeur normalisée de 15 pF, la plus proche, en vérifiant la fréquence obtenue.